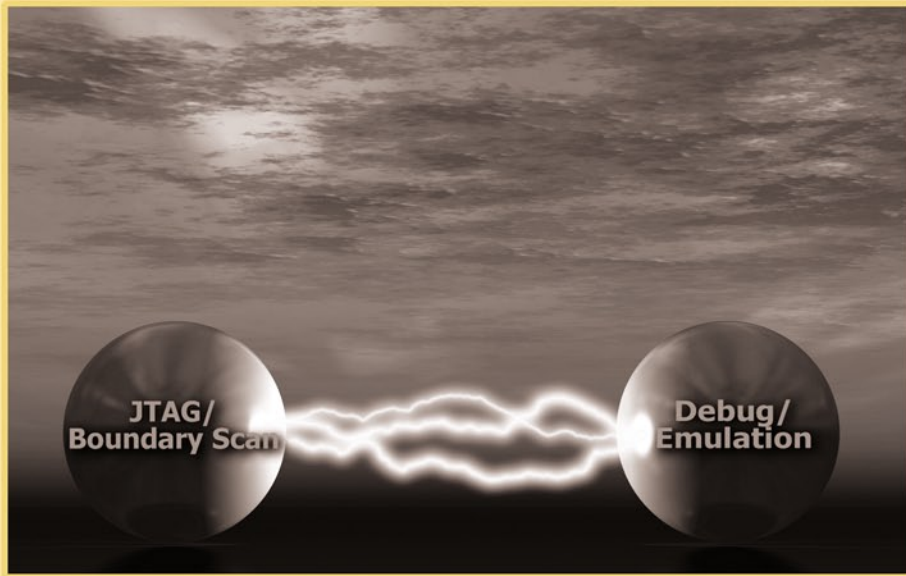
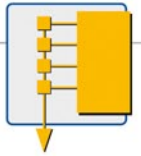


# Die Verschmelzung JTAG Emulation und Boundary Scan Test



Die neuen Tools sind vollständig in **SYSTEM CASCON™** integriert

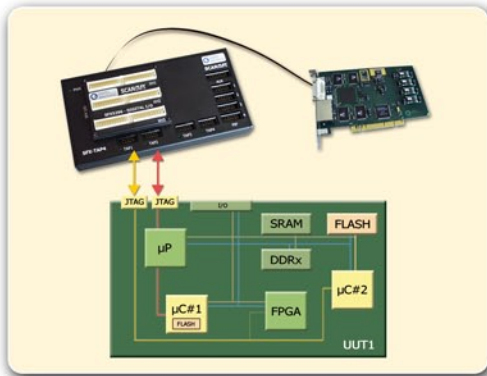


- Einfache, integrierte Plattform zur JTAG Emulation und Boundary Scan
- Keine zusätzliche Hardware notwendig
- Extrem schnelle Programmierung von On-Chip und externem FLASH
- Funktions- und At-Speed-Test von nicht Boundary Scan-fähigen Bauelementen
- Emulation und Boundary Scan Test interaktiv verzahnt
- Erweiterung von SYSTEM CASCON™ und integriert in **SCANFLEX**

**VarioTAP®** basiert auf speziellen Bauelementen-Modellen und ist fester Bestandteil der Entwicklungsumgebung SYSTEM CASCON™. Dabei werden speziell zugeschnittene Tools für den  $\mu$ P nicht benötigt. VarioTAP®-Funktionen zum Debuggen/Emulieren, In-System Programmieren (ISP) und Testen sind für die Implementierung in CASLAN-Programmen verfügbar und erlauben die automatische Generierung interaktiver Emulations- und Testvektoren.

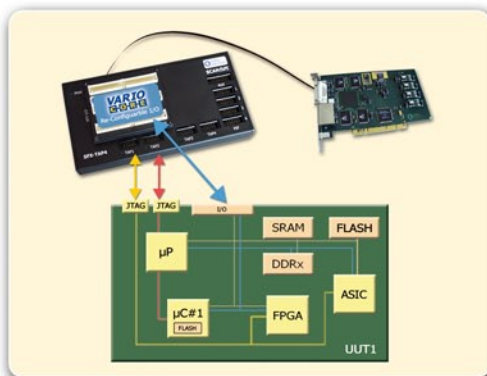
### Beispiel 1

VarioTAP® Szenario zur Programmierung eines On-Chip FLASH und eines externen FLASH mit zwei verschiedenen µC auf dem Prüfling (Einzelplatine).



### Beispiel 2

VarioTAP® Szenario zum Testen eines Prüflings mit zwei Ketten, inkl. externem I/O (Einzelplatine), plus On-Chip ISP für FLASH im µC#1.



## Vorteile und Features

Die einfache Lösung für Emulation und JTAG/Boundary Scan VarioTAP® ist eine revolutionäre Technologie zur Testmuster-generierung nach Standard IEEE 1149.1. Die Technologie nutzt die Debug-/Emulationsressourcen, die in den meisten Mikroprozessoren und Mikrocontrollern über ein IEEE 1149.1 kompatiblen JTAG Port erreichbar sind. Das Prinzip von VarioTAP® wurde speziell für die integrierte Boundary Scan Software SYSTEM CASCON™ entwickelt und ermöglicht die komplette Fusion von Debug-/Emulationstools mit Test- und In-System Programmierungsapplikationen. Das VarioTAP®-spezifische adaptive Streaming beschreibt die dynamische Synthese von Emulations- und Boundary Scan Vektoren. Dabei werden neue Teststrategien wie interaktive JTAG/Boundary Scan Tests und In-System Emulation sowie Test/ISP unterstützt.

- Automatische Unterstützung von Scan Router ICs
- Unterstützung von Multi-Processor/Multi-Core Systemen mit einzelnen bzw. mehreren TAPs
- Identisches Nutzer-Interface für Emulation und JTAG/Boundary Scan

## Umfassende Fehlerabdeckung

- Funktions- und At-Speed-Test von nicht Boundary Scan-fähigen Bauelementen
- Hohe Testabdeckung bei dynamischen RAM (z.B. DDR2/DDR3)
- Schnelle Generierung verschiedenster Tests ohne native Werkzeuge für jede µP-Familie

## Einfaches Programmieren

- Sehr schnelles Programmieren von On-Chip und externem FLASH
- Vereinfachtes GUI (Graphical User Interface) unter Verwendung von VarioTAP® Modellen mit vorkonfektionierten IPs
- Hochqualitatives Hardware-Interface

SCANFLEX® unterstützt bis zu acht unabhängige parallele TAPs (JTAG-/Debug-/Emulations-Ports). Das TAP eines µP, das mit VarioTAP® gesteuert werden soll, kann jedem der Boundary Scan Controller TAPs zugeordnet werden. Die Scankette kann auch andere ICs beinhalten und sogar Bestandteil einer Multi-Drop oder hierarchischen Scanpfadkonfiguration sein.